

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

01.09.03

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

REC'D 17 OCT 2003

WIPO PCT

出 願 年 月 日  
Date of Application: 2002年 8月30日

出 願 番 号  
Application Number: 特願2002-254370  
[ST. 10/C]: [JP2002-254370]

出 願 人  
Applicant(s): 松下電器産業株式会社

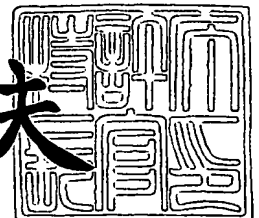
PRIORITY  
DOCUMENT

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年10月 2日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 2706440010

【提出日】 平成14年 8月30日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/04

【発明者】

    【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

    【氏名】 日野 拓生

【発明者】

    【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

    【氏名】 南 善久

【特許出願人】

    【識別番号】 000005821

    【氏名又は名称】 松下電器産業株式会社

【代理人】

    【識別番号】 100097445

    【弁理士】

    【氏名又は名称】 岩橋 文雄

【選任した代理人】

    【識別番号】 100103355

    【弁理士】

    【氏名又は名称】 坂口 智康

【選任した代理人】

    【識別番号】 100109667

    【弁理士】

    【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 MIM容量

【特許請求の範囲】

【請求項1】 半導体において金属-絶縁体-金属のサンドイッチ構造によって構成する容量（Metal-Insulator-Metal容量（以降、MIM容量と記述））であって、

第1の金属層と第2の金属層の間に第1の絶縁体層を備え、基板と第2の金属層の間に第3の金属層を備えており、

第2の金属層と第3の金属層の間に第2の絶縁体層を備え、第3の金属層が接地電位に接続されている構成をしているMIM容量。

【請求項2】 請求項1記載のMIM容量において、第2の金属層と重なる第3の金属層の主面の面積が、第2の金属層主面の面積より小さくした構成をしているMIM容量。

【請求項3】 請求項2記載のMIM容量において、第3の金属層主面の形状が、第2の金属層に対して、半導体基板の主面上部から見て上下または左右対称となる形状をしているMIM容量。

【請求項4】 請求項1～3において第3の金属層の代わりに導電性のあるその他の拡散層で構成したMIM容量。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体において金属-絶縁体-金属のサンドイッチ構造によって構成する容量（Metal-Insulator-Metal容量、以下、MIM容量という。）において、容量のQ値を調整することのできるMIM容量の構造に関するものである。

【0002】

【従来の技術】

従来の半導体で構成されているMIM容量の構造図を図7に示す。このようなMIM構造は、例えば特開平7-326712号公報として知られている。

【0003】

金属層 1 と金属層 2 の間に絶縁体 4 を挟んだ構成をしており容量の容量値は金属層 1 と金属層 2 の重なっている面積で決まっている。

#### 【0004】

従来構造における MIM 容量の寄生素子を含んだ一般的に広く使用されている等価回路を図 8 に示す。

#### 【0005】

容量 7 が金属－絶縁体－金属の構成において金属面の重なる面積で決まる容量値であり本来の目的とする容量値である。それに対し、容量 8、10 は下部電極と基板間の容量、9、11 は基板内の半導体の容量、抵抗 14 は上部電極の寄生抵抗、抵抗 15～16 は基板内の半導体の抵抗、インダクタ 18 は上部電極の寄生インダクタンス、基板 20 はエピタキシャル層もしくはサブストレートである。

#### 【0006】

このような構造について、3 層構造を備えたものがある（例えば特開平 5－283614 号公報参照）。

#### 【0007】

##### 【発明が解決しようとする課題】

高周波回路において容量を必要とする場合には MIM 容量が一般的に多く用いられている。これは MOS 容量等の、その他の構造の容量に比べてシリコン基板（エピタキシャル層（以降、基板と記述））との間に対する寄生素子が相対的に小さいため回路の劣化が少ないためである。しかし、最近の通信分野では GHz 帯の高周波で動作する回路が増え、MIM 容量の高性能化が必要となってきた。例えば電圧制御発振器（以降、VCO と記述）では MIM 容量の Q 値がその発振器の性能を決定する要素の一つとなっている。しかし、従来構成の MIM 容量では金属層－基板間の寄生素子の容量における Q 値が悪いために寄生素子を含めた MIM 容量全体の Q 値も悪くなってしまうという問題がある。

#### 【0008】

容量の Q は、例えば容量値が C、その内部直列損失抵抗が R で示され、その容量が使用される周波数を  $\omega$  ( $= 2 \times \pi \times f$  : 周波数) とした場合、次式で示され

る。

#### 【0009】

$$Q = 1 / (R \times \omega \times C)$$

MIM容量のQ値の劣化はVCO等の性能の悪化を招き、MIM容量のQ値を更に高くすることが求められており、そのためには金属層－基板間の寄生容量のQ値を改善することが必要となる。

#### 【0010】

##### 【課題を解決するための手段】

MIM容量の金属層－基板間における寄生容量のQ値を向上させるために、Q値の低い寄生容量と並列に別のQ値の高い寄生容量が入る構造にすることにより、寄生容量全体のQ値を向上させ、これにより寄生素子込みでのMIM容量全体でのQ値も向上させる事が可能となる。これは、MIM容量を構成する基板側の下部金属層－基板間に更に別の金属層を設け、下部金属層－基板間に構成した別の金属層を接地することにより実現できる。

#### 【0011】

MIM容量を構成している下部金属層－基板間に、新たに接地電位の別の金属層をMIM容量の下部金属層を全面覆うように入れた構造のときが寄生素子の容量のQ値は最も高くなる。

#### 【0012】

ただし、下部電極－接地間の寄生容量も最大となるので、インピーダンス整合に用いるなどの使い方により対接地容量の増大が許容できる場合に最も有効な構造となる。

#### 【0013】

しかし、MIM容量を回路内で直列に入るように構成する場合において、対接地容量が問題になる場合は下部金属層－基板間に入れる別の接地電位の金属層面積をMIM容量の金属層の面積より小さくすることによりQ値と寄生容量値を調整し最適化することができる。

#### 【0014】

つまりQ値と寄生容量値がその回路にとって最適点になるように接地電位の金

属層の面積を調整することにより回路に必要なQ値を持ったMIM容量を構成することができる。

#### 【0015】

##### 【発明の実施の形態】

以下、本発明におけるMIM容量について、図示の実施の形態により詳細に説明する。

#### 【0016】

図1は本発明の一実施形態で、図1において、金属層を1～3、絶縁体を4～6、シリコン基板（エピタキシャル層）を20で表している。金属層1と金属層2がMIM容量の端子となり、その対向面積で容量値が決まっている。そして金属層3が接地電位に接続されている。

#### 【0017】

図1のMIM容量の構成を寄生素子も含んだ等価回路で示すと図5のようになる。

#### 【0018】

7～13は容量、14～17は抵抗、18はインダクタを示している。

#### 【0019】

容量7がMIM容量の金属層1と金属層2から決まる容量で、その他の素子は寄生素子を示している。容量8、9と抵抗15が図1における金属層1－基板間の寄生素子、容量10、11と抵抗16が金属層2－基板間の寄生素子であり、容量12、13と抵抗17が金属層3－基板間の寄生素子であり、12は金属層3－基板間の容量で、この容量の損失抵抗が抵抗17である。

#### 【0020】

これら寄生素子の影響を検討するために影響の小さい素子を除いて考えるものとする。

#### 【0021】

インダクタ18、金属層1－基板間の寄生容量8および容量9の影響は小さいので等価回路を図6のように表すことができる。

#### 【0022】

金属層 3 は接地され、金属層 2－金属層 3 間は絶縁体のため抵抗 17 は金属層 2 と 3 の金属抵抗のみになり、抵抗 16 に比べ小さく、金属層 2－金属層 3 間の Q 値は金属層 2－基板間に対して高いものとなる。

#### 【0023】

図 1 の構成は金属層 3 が金属層 2 と基板間に全面に入っているため容量 10 と抵抗 16 の影響はほとんど無い状態となっている。

#### 【0024】

ただし、容量 12 の値も大きくなっているので、MIM 容量の下層電極（金属層 2）を接地間の容量を回路素子として許容できない場合は、問題となる。

#### 【0025】

図 2 は図 1 の金属層 3 の面積を変化させる構成を成している。

#### 【0026】

等価回路は図 6 と同等となり、金属層 3 の無い部分の金属層 2－基板間の寄生素子が容量 10 と抵抗 16 である。

#### 【0027】

金属層 3 の面積を調整することにより、金属層 2 の対接地寄生容量の Q 値と接地間の寄生容量値の制御をすることができる。

#### 【0028】

一例として金属層 3 の面積／金属層 2（＝A とおく）の面積の比と寄生容量の Q 値及び寄生容量を計算する。

#### 【0029】

容量 12 と抵抗 17 で決まる金属層 2－3 間の寄生容量の値を  $Q_1 = 50$ 、金属層－基板間の寄生容量 10 と抵抗 16 で決まる寄生容量の値を  $Q_2 = 10$  とし、容量 7 が 1 pF 時の金属層 2 の容量 10 を 0.06 pF、金属層 2 と同じ面積の金属層 3 を入れた場合の寄生容量を 0.1 pF とする。

#### 【0030】

下部金属層 2 の対接地寄生容量の合計 C、寄生容量の合計 Q は次式のようになる。

#### 【0031】



$$C = C1 \times A + C2 \times (1 - A)$$

$$Q = (Q1 \times Q2 \times A \times C1 + Q1 \times Q2 \times (1 - A) \times C2) \\ \div (Q1 \times (1 - A) \times C2 + Q2 \times A \times C1)$$

上式に前記の具体例の値を代入して、CとQを計算すると次のようになる。

【0032】

$$C = 0.1 \times A + 0.06 \times (1 - A) \quad (\text{pF})$$

$$Q = (50 \times 10 \times A \times 0.1 + 50 \times 10 \times (1 - A) \times 0.06) \\ \div (50 \times (1 - A) \times 0.06 + 10 \times A \times 0.1)$$

で表される。

【0033】

Cの結果のグラフを図9に、Qの結果のグラフを図10に示す。

【0034】

例えば寄生容量のQを20以上にしたいときは金属層3の面積／金属層2の面積比を0.5つまり金属層2の半分を金属層3でシールドすればよいことになる。

【0035】

その時の対接地容量Cは0.08 pFとなっている。

【0036】

つまりこの構成によりMIM容量を使用する回路によってQ値と接地間の寄生容量を調整することを可能としている。

【0037】

図3はMIM容量の面内でのQ値の変動をさけるためにレイアウトバランスを考慮したものである。

【0038】

図4は図1～3の金属層3を上部側から見た形状である。

【0039】

ただし、本発明は図2の実施形態において金属層3の形状を金属層の本数を変更したもの、もしくは金属層3どうしの距離を自由に変更したものを含む。

【0040】

また、図2、図3の実施形態において金属層3の形状を網目状、円形等の自由な形状で実現したものを含むものとする。

【0041】

また、本発明の1～3の実施形態において、上部電極の上に更に別の電極を設けてもよい。

【0042】

【発明の効果】

以上のように本発明は、MIM容量の寄生素子のQ値を調整する構成により、使用する回路に合わせて最適なQ値と最低限の寄生容量値を得ることを可能とし、高周波回路の性能向上を実現するための手段を提供するものである。

【図面の簡単な説明】

【図1】

本発明におけるMIM容量において第1の実施形態を示す図

【図2】

本発明におけるMIM容量において第2の実施形態を示す図

【図3】

本発明におけるMIM容量において第3の実施形態を示す図

【図4】

本発明におけるMIM容量において第1～3の発明におけるMIM容量の金属層2と重なっている部分の金属層3の形状を示す図

【図5】

本発明におけるMIM容量において寄生素子を含んだ等価回路図

【図6】

本発明におけるMIM容量において影響の大きい寄生素子のみにした等価回路図

【図7】

従来のMIM容量の構造図

【図8】

従来の構造におけるMIM容量において寄生素子を含んだ等価回路図

## 【図 9】

金属層 3 の比率に対する接地電位間の寄生容量のグラフ

## 【図 10】

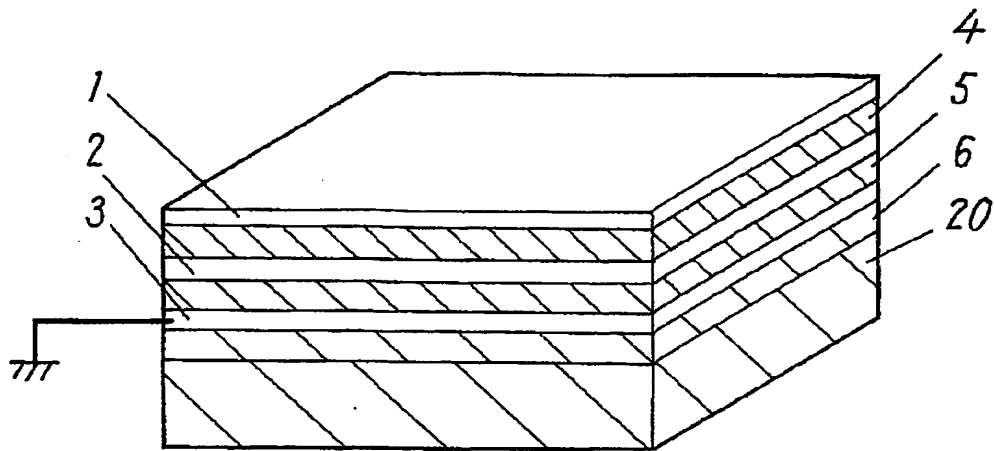
金属層 3 の比率に対する寄生容量の Q 値グラフ

## 【符号の説明】

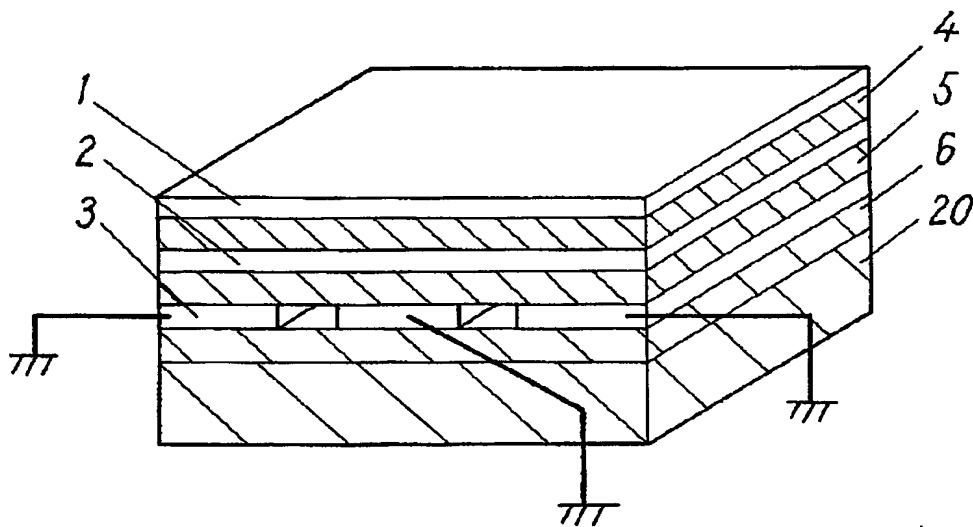
- 1 ～ 3 金属層
- 4 ～ 6 絶縁体
- 7 ～ 13 容量
- 14 ～ 17 抵抗
- 18 インダクタ
- 20 基板

【書類名】 図面

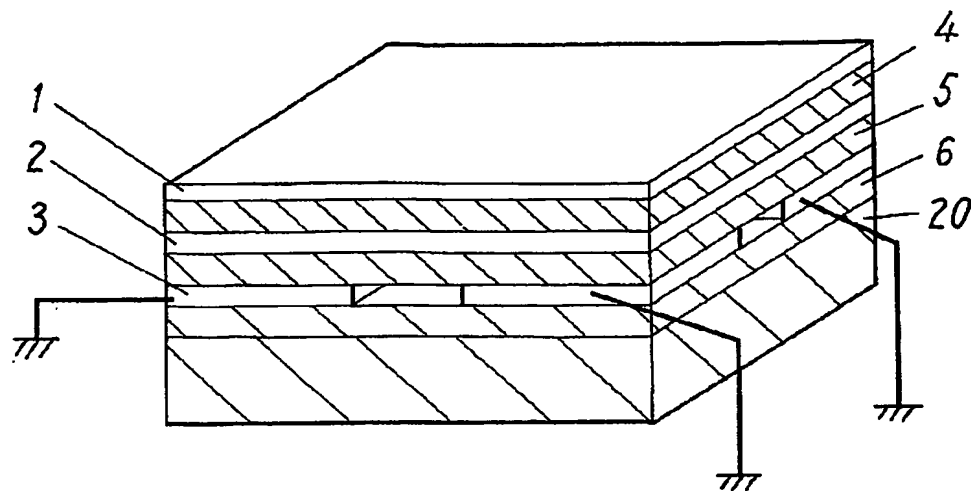
【図 1】



【図 2】

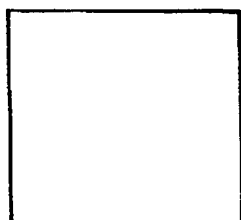


【図3】

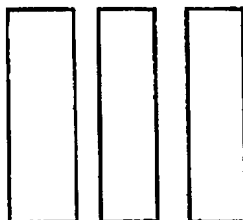


【図4】

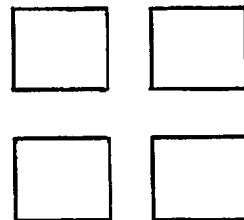
第1の発明



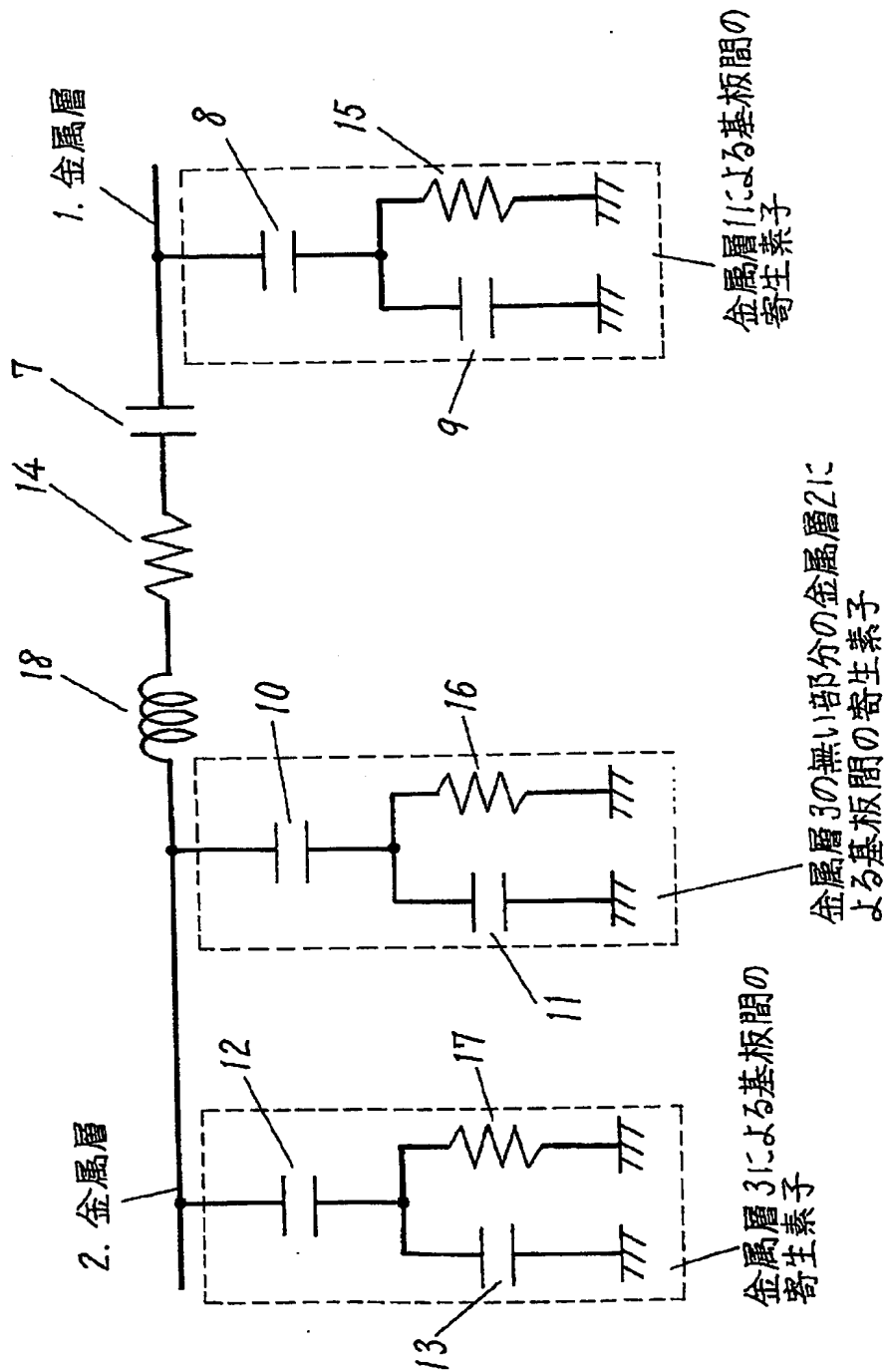
第2の発明



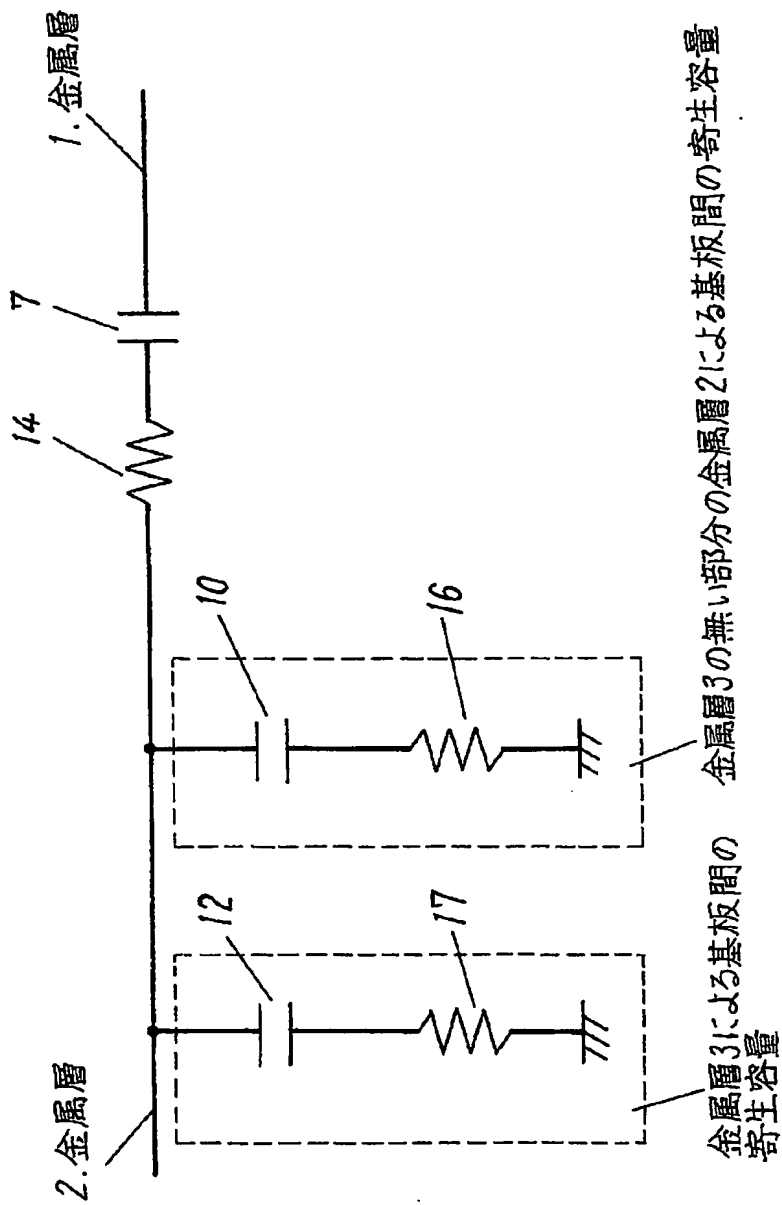
第3の発明



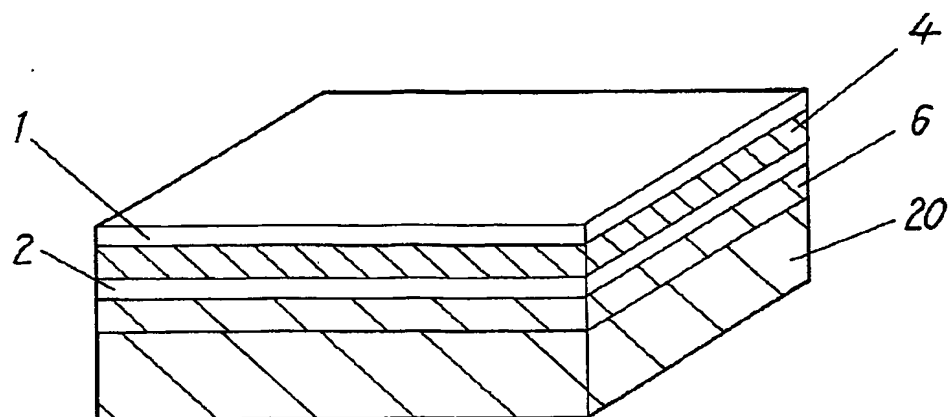
【図5】



【図6】

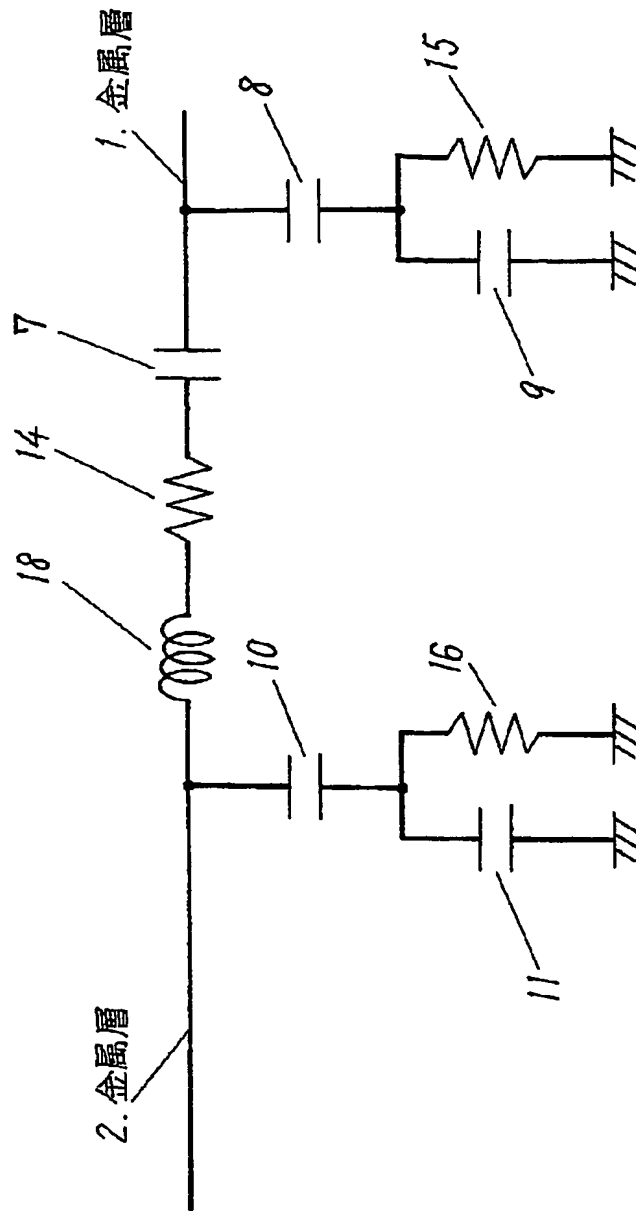


【図7】

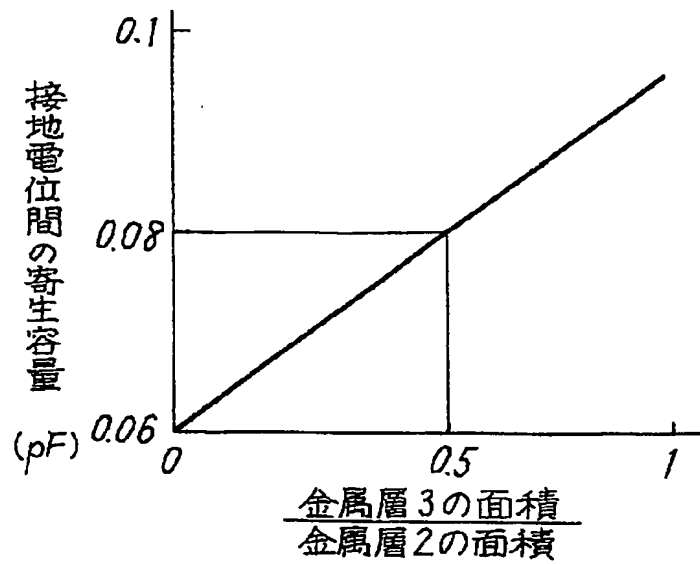




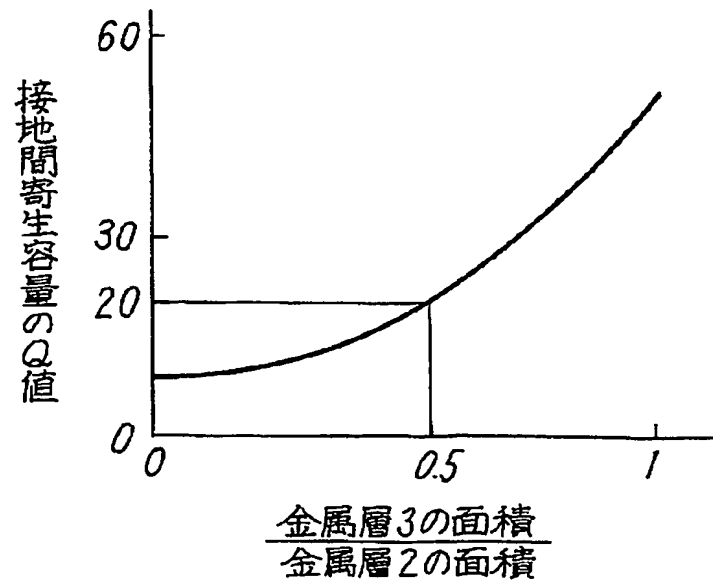
【図8】



【図 9】



【図 10】



【書類名】 要約書

【要約】

【課題】 従来のMIM容量では金属層－基板間の寄生素子の容量におけるQ値が悪いために寄生素子込みでのMIM容量のQ値も悪くなってしまうという問題がある。

【解決手段】 MIM容量の金属層－基板間における寄生容量のQ値を向上させるために、寄生容量と並列にQ値の高い容量が入る構造にすることにより寄生容量のQ値を向上させ、寄生素子込みでのMIM容量全体でのQ値も向上させる。

【選択図】 図1

特願 2 0 0 2 - 2 5 4 3 7 0

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 8 2 1 ]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社